



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **04299591 A**(43) Date of publication of application: **22 . 10 . 92**

(51) Int. Cl.

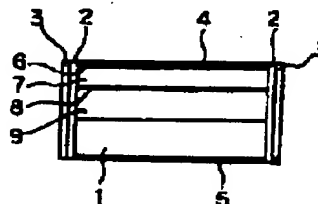
H01S 3/18(21) Application number: **03087444**(22) Date of filing: **27 . 03 . 91**(71) Applicant: **CANON INC**(72) Inventor: **KANEKO KUMIKO
HANDA YUICHI****(54) SEMICONDUCTOR ELEMENT AND ITS
MANUFACTURE****(57) Abstract:**

PURPOSE: To obtain a semiconductor optical element excellent in reproducibility of refractive index control, film thickness control, etc., and durability, by forming two or more dielectric thin film layers containing dense film quality layer exhibiting stable composition, on the optical I/O surface of the semiconductor optical element.

CONSTITUTION: On the optical I/O surface of a semiconductor substrate 1, a ZrO_2 film or the like as a dielectric thin film layer 2 of a first layer is formed to have a specified thickness, by a high frequency sputtering method or a plasma CVD method. On said layer 2, a dielectric thin film layer 3 of a second layer using a Y_2O_3 film or the like is deposited by an electron beam evaporation method, while the total thickness of the ZrO_2 film of the first layer and the above layer 3 is monitored so as to be equal to $\lambda/4$. Thus AR coating is formed. By forming a dense dielectric thin film layer having stable composition which is comparatively thick, a semiconductor optical element having a low reflection factor and excellent durability can be obtained. Since the AR coating or the like is

constituted of two or more thin film layers, refractive index control and film thickness control are facilitated, and reproducibility is improved.

COPYRIGHT: (C)1992,JPO&Japio



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-299591

(43) 公開日 平成4年(1992)10月22日

(51) IntCl.⁵

H 0 1 S 3/18

識別記号

庁内整理番号

F I

技術表示箇所

9170-4M

審査請求 未請求 請求項の数15(全 7 頁)

(21) 出願番号 特願平3-87444

(22) 出願日 平成3年(1991)3月27日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 金子 久美子

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72) 発明者 半田 祐一

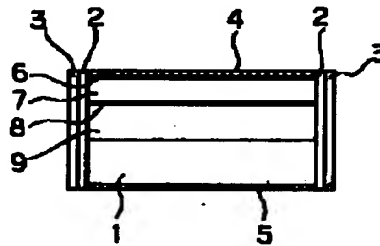
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(74) 代理人 弁理士 加藤 一男

(54) 【発明の名称】 半導体素子及びその製造方法

(57) 【要約】

半導体光増幅器などの半導体素子の光入出力面に誘電体薄膜層2、3が施されている。この誘電体薄膜層2、3は、半導体光入出力面側に形成され安定した組成を示す緻密な膜質層であるもの2と、その上に形成された薄膜層3により構成されている。この様に比較的膜厚の厚い複数の薄膜層2、3が存在するので、低反射率条件などを十分満足しつつ、且つ耐久性に優れたARコーティングなどを有する半導体素子の実現が可能となった。素子製造にあたっては、誘電体薄膜層2、3の屈折率制御、膜厚制御などが容易になり、再現性も良くなった。



【特許請求の範囲】

【請求項1】 半導体素子の光入ないし出力面に誘電体薄膜層を施した半導体素子において、その誘電体薄膜層が、半導体素子の光入ないし出力面側に形成され安定した組成を示す緻密な膜質層を含むことを特徴とする半導体素子。

【請求項2】 前記誘電体薄膜層が、安定した組成を示す緻密な膜質層を含む2層以上の誘電体薄膜層から成る請求項1記載の半導体素子。

【請求項3】 前記誘電体薄膜層が2層からなり、前記光入ないし出力面側の第1層目の安定した組成を示す緻密な膜質層の屈折率 N_1 が半導体素子の屈折率を N_s とすると $\sqrt{N_s} < N_1$ の関係を満たし、第2層目に形成される誘電体薄膜の屈折率 N_2 が $\sqrt{N_s} > N_2$ の関係を満たす請求項1記載の半導体素子。

【請求項4】 前記誘電体薄膜層が2層からなり、前記光入ないし出力面側の第1層目の安定した組成を示す緻密な膜質層の屈折率 N_1 が半導体素子の屈折率を N_s とすると $\sqrt{N_s} > N_1$ の関係を満たし、第2層目に形成される誘電体薄膜の屈折率 N_2 が $\sqrt{N_s} < N_2$ の関係を満たす請求項1記載の半導体素子。

【請求項5】 前記安定した組成を示す緻密な膜質層は高周波スパッタ法により形成される請求項1記載の半導体素子。

【請求項6】 前記安定した組成を示す緻密な膜質層はプラズマCVDにより形成される請求項1記載の半導体素子。

【請求項7】 前記第1層目の薄膜層が ZrO_2 であり、前記第2層目の薄膜層が Y_2O_3 である請求項2又は3記載の半導体素子。

【請求項8】 前記第1層目の薄膜層が Y_2O_3 であり、前記第2層目の薄膜層が AlN である請求項2又は4記載の半導体素子。

【請求項9】 前記第1層目は高周波スパッタ法により形成し、第2層目以降の薄膜は電子ビーム蒸着法により形成される請求項2、3、4、5、7又は8記載の半導体素子。

【請求項10】 半導体素子が導波路構造を有し、半導体光入ないし出力面が導波路の端面である請求項1記載の半導体素子。

【請求項11】 半導体素子の光入ないし出力面がへき開面である請求項1記載の半導体素子。

【請求項12】 請求項1記載の半導体素子の製造方法において、半導体素子の光入ないし出力面に安定した組成を示す緻密な膜質層を適当な厚さまで堆積し、その上に薄膜層を低反射条件を満足する厚さまで堆積することを特徴とする半導体素子の製造方法。

【請求項13】 前記安定した組成を示す緻密な膜質層は高周波スパッタ法により形成する請求項12記載の半導体素子の製造方法。

【請求項14】 前記安定した組成を示す緻密な膜質層はプラズマCVDにより形成する請求項12記載の半導体素子の製造方法。

【請求項15】 前記安定した組成を示す緻密な膜質層は高周波スパッタ法により形成し、その上の薄膜層は電子ビーム蒸着法により形成する請求項12記載の半導体素子の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体レーザ、受光素子、半導体光増幅器などの半導体素子及びその製造方法に関するものである。

【0002】

【従来の技術】 現在、小型、高効率等の特長を有する半導体素子は各種の分野に応用され、多目的に利用されている。この半導体素子の光入出力面に誘電体膜を形成して、保護膜、高反射膜或は反射防止膜（AR）などとして用いると、例えば、半導体レーザでは、高出力化、長寿命化等の長所が得られたり、受光素子においては、受光効率などが向上したり、また半導体光増幅器では特性等が向上したりする。この様に、光入ないし出力面に誘電体膜を施すことは半導体素子全般に重要なことである。

【0003】 この中で、半導体光増幅器は、将来の光ファイバ伝送や光データ処理のデバイスなどとして有望視されており、そしてこれの光入出力面の反射率は特性に大きく影響を与えるので、高品質化の為に、低反射率等の優れた性質を持つ反射防止膜を光入出力面に施すことが重要となる。

【0004】 より詳しく説明すると、以下の様になる。この半導体光増幅器は活性層を含む半導体レーザ構造を有し、その光入出力面に反射防止膜（AR）コーティングを施すことによって、電流注入により高い内部ゲインを与えた場合にも、レーザ発振が抑えられる様な構造をしている。よって、このARコーティングの良否は半導体光増幅器の性質を左右し、入力波長スペクトルに対するゲインの増減（ゲインリップル）を抑えるにはARコーティングの反射率を低く抑える必要がある。ゲインリップルを2dBとした場合の単一通過ゲイン G （1回通過した時のゲインであり、進行波型のものではこれが即ちゲインとなる）とAR反射率 R との条件は、 $G \cdot R < 0.1$ 又は $G \cdot R \approx 0.1$

で与えられる。これから、例えば、ゲイン20dBとした場合の反射率は $R < 0.1\%$ 又は $R \approx 0.1\%$ となる。

【0005】 こうして反射率を低減し、波長スペクトルに対するゲインリップルを解消した光増幅器は、多波長多重化信号の光増幅に有用であり、進行波型光増幅器と称される。ここで、ARコーティングの手段として、通常、光入出力面に所望の屈折率を有する誘電体膜が入／

3

4 (λは光波長)の厚さで形成されている。ここでの所望の屈折率は、用いる半導体材料、導波路構造で異なるがGaAs/AlGaAs系のレーザ構造のものにおいては最適屈折率nの値はおおよそ $n \approx 1.85$ である(通常、導波路の等価屈折率をNsとすると、最適屈折率nは $\sqrt{Ns} \approx n$ である)。

【0006】しかし、安定した組成を示す誘電体材料のみでこうした屈折率を達成するのは難しく、通常、電子ビーム(EB)蒸着などで蒸着条件を制御して達成している例が多い。例えば、 SiO_x/SiO で酸素導入量の制御によって SiO_x ($1 < x < 2$)組成を実現し、InP系の半導体光増幅器において反射率0.01%以下の無反射コーティングを達成したという報告例がある。

【0007】また、EB蒸着により、 ZrO_2 などの材料を、導入酸素分圧を制御してコーティングし、誘電体層の屈折率を制御するなどの方法も検討されてきている。以上示した材料は一例であり、酸化物のみならず窒化物などを用いた例も考えられる。

【0008】

【発明が解決しようとする課題】しかしながら、上記従来例では、以下の様な問題点があった。まず、一種類の組成から成る単層膜では、半導体素子に対応した最適屈折率を持つ材料がなかなか無い。また、その所望の屈折率に近いものを酸素導入、加熱等によって得ようとしても、膜が不均質であったり、制御範囲が限定される等により安定した作製条件を維持するのが難しい。

【0009】また、反射防止薄膜層を2層或多層構造にすると、半導体素子に対応した最適反射率になる様に設計することができるが、各層の膜厚制御が非常に厳しくなり、再現性も困難になる。

【0010】その上、これらの薄膜層はEB蒸着によって作製されることが殆どである。EB蒸着で成膜された膜質は充填率が低く、よって、半導体端面の保護機能が悪く、出力光の増大に伴って半導体素子の耐久性、寿命が著しく劣化し易い等の問題点がある。

【0011】従って、本発明の目的は、上記課題に鑑み、耐久性、再現性の良い半導体増幅器などの半導体素子及びその製造方法を提供することにある。

【0012】

【課題を解決するための手段】上記目的を達成する本発明による半導体素子では、半導体素子の光入ないし出力面に誘電体薄膜層が施され、その誘電体薄膜層が、半導体素子の光入ないし出力面側に形成され安定した組成を示す緻密な膜質層を含むことを特徴とする。

【0013】より具体的には、前記誘電体薄膜層が、安定した組成を示す緻密な膜質層を含む2層以上の誘電体薄膜層から成ったり、前記誘電体薄膜層が2層からなり、前記光入ないし出力面側の第1層目の安定した組成を示す緻密な膜質層の屈折率N1が半導体素子の屈折率

4

をNsとすると $\sqrt{Ns} < N1$ の関係を満たし、第2層目に形成される誘電体薄膜の屈折率N2が $\sqrt{Ns} > N2$ の関係を満たしたり、前記誘電体薄膜層が2層からなり、前記光入ないし出力面側の第1層目の安定した組成を示す緻密な膜質層の屈折率N1が半導体素子の屈折率をNsとすると $\sqrt{Ns} > N1$ の関係を満たし、第2層目に形成される誘電体薄膜の屈折率N2が $\sqrt{Ns} < N2$ の関係を満たしたり、前記安定した組成を示す緻密な膜質層は高周波スパッタ法又はプラズマCVDにより形成されたり、前記第1層目の薄膜層が ZrO_2 であり、前記第2層目の薄膜層が Y_2O_3 であったり、前記第1層目の薄膜層が Y_2O_3 であり、前記第2層目の薄膜層がAlNであったり、前記第1層目は高周波スパッタ法により形成し、第2層目以降の薄膜は電子ビーム蒸着法により形成されたり、半導体素子が導波路構造を有し、半導体光入ないし出力面が導波路の端面であったり、半導体素子の光入ないし出力面がへき開面であったりする。

【0014】また、本発明による半導体素子の製造方法においては、半導体素子の光入ないし出力面に安定した組成を示す緻密な膜質層を適当な厚さまで堆積し、その上に薄膜層を低反射条件を満足する厚さまで堆積することを特徴とする。より具体的には、前記安定した組成を示す緻密な膜質層は高周波スパッタ法又はプラズマCVDにより形成したり、前記安定した組成を示す緻密な膜質層は高周波スパッタ法により形成し、その上の薄膜層は電子ビーム蒸着法により形成したりする。

【0015】本発明によれば、半導体素子の光入ないし出力面に施された誘電体薄膜層が半導体光入ないし出力面側から安定した組成を示す緻密な膜質層であることによって、屈折率制御、膜厚制御等の再現性が良く、耐久性も良い半導体素子を実現することができるものである。特に、半導体素子に適した屈折率であり、耐久性の良い膜ができるので、反射防止膜(AR)、高反射膜、保護膜として、光入出力半導体素子、例えば半導体レーザ、半導体光増幅器、フォトディテクター等の応用にも有効である。

【0016】

【実施例1】以下に本発明の第1実施例である光増幅器を説明する。図1は第1実施例の特徴をよく表わす断面図であり、同図において、1は半導体基板、2は半導体端面(内側)の第1層目の緻密な誘電体薄膜層 ZrO_2 であり、3は ZrO_2 薄膜層の上面に形成した誘電体薄膜層 Y_2O_3 を示す。本実施例において、基板1はn型GaAs結晶基板であり、6~9はMBE或はMOCVDで形成したエピ層である。ここで、6はp-GaAsキャップ層、7はp型AlGaAsクラッド層、8は導波路となるGaAs活性層、9はn型AlGaAsクラッド層、4、5はAu電極である。

【0017】本実施例では、先ず半導体基板1の光入出力面に、スパッタ法により、 ZrO_2 膜2をRFパワー

5

200Wにより40nmの厚さまで形成する。第2層目3の膜は、 Y_2O_3 を材料とし、EB蒸着により、第1層目2と合わせて $\lambda/4$ の膜厚となる様にモニターを行ないつつ堆積し、ARコーティング2、3を形成した。

【0018】図2は、1層目2に屈折率 $N1=2.10$ の ZrO_2 膜を形成した後に2層目として $N2=1.75$ の Y_2O_3 膜を形成した時の、反射率 $R(\%)$ と第1層目2の厚み $d1$ 及び第2層目3の厚み $d2$ の関係を示す。このグラフより、第1層目2の ZrO_2 の $d1$ が30nm~50nmである範囲であれば反射率0.1%以下を達成することができ、この際の第2層目3の膜厚 $d2$ の許容範囲(± 10 nm程度である)は水晶振動子等により容易に制御できる膜厚範囲であることが分かる。

【0019】図3は、1層目2に $N1=1.95$ の膜を形成した後、2層目3として $N2=1.75$ の膜を形成した時の反射率 $R(\%)$ と厚み $d1$ 、 $d2$ の関係を示す。このグラフより、 $N1=1.95$ の第1層目2の厚さ $d1$ が40nm~70nmである範囲であれば、反射率0.1%以下を達成することができ、上記と同様に $d1$ 、 $d2$ の膜厚制御も容易に実現できる。

【0020】図4も同様で、1層目2に $N1=2.00$ の膜を形成した後、2層目3として $N2=1.68$ の膜を形成した時の反射率 $R(\%)$ と厚み $d1$ 、 $d2$ の関係を示す。このグラフより、 $N1=2.00$ の第1層目2の $d1$ が50nm~70nmである範囲であれば、反射率0.1%以下を達成することができ、膜厚制御 $d1$ 、 $d2$ も容易に実現できる。

【0021】この実施例で1層目2は ZrO_2 を使用した、これに限ることはなく、基板1の屈折率 Ns (正確には導波路8の等価屈折率であるが、これらはほぼ等しい。以下、同じ)と $\sqrt{Ns} < N1$ の関係を有する屈折率 $N1$ の材料であればよく、例えば TiO_2 、 AlN 、 Si_3N_4 、 ZnS 、 $ZnSe$ 、 CeO_2 、 Nd_2O_3 、 La_2O_3 、 Pr_2O_3 、 SrO 等でもよく、或は TiO_2/ZrO_2 等の混合物であってもよい。

【0022】2層目3の屈折率 $N2$ は $\sqrt{Ns} > N2$ であればよく、こうした材料として、例えば、 Y_2O_3 、 MgO 、 Al_2O_3 、 SiO_2 、 MgF_2 、 CeF_3 等でもよく、或はこれらの混合物であってもよい。

【0023】この様に半導体光素子に適したARコーティング2、3を形成することができ、半導体光素子の光入出力面側に形成した誘電体薄膜層2は緻密な膜質で比較的膜厚が厚い為(上記の如く、例えば、一般的に緻密で安定な膜質が実現できるスパッタ法により、膜厚 $d1$ が40nmとなっている)、十分な耐久性を持っていることが確認されている。また、半導体光素子の端面側の屈折率 $N1$ が高く空気側の屈折率 $N2$ が低くなっている(即ち、 $N2 < \sqrt{Ns} < N1$)、反射成分が低減できる効果もある。

【0024】

6

【実施例2】第2実施例は第1実施例と同様な半導体基板1を用いている。この半導体基板1の端面(内側)の第1層目2として、スパッタ法により、 Y_2O_3 膜をRFパワー200Wにより60nmの厚さまで形成する。第2層目3の膜は、 AlN を材料とし、EB蒸着により、全体として $\lambda/4$ の膜厚となる様にモニターを行ないつつ堆積し、ARコーティングを形成した。

【0025】図5は、1層目2に屈折率 $N1=1.70$ の Y_2O_3 膜を形成した後に2層目3として屈折率 $N2=2.00$ の AlN 膜を形成した時の、反射率 $R(\%)$ と第1及び第2層目2、3の厚み $d1$ 、 $d2$ との関係を示す。このグラフより、 Y_2O_3 の $d1$ が50nm~70nmである範囲であれば反射率0.1%以下を達成することができ、膜厚 $d1$ 、 $d2$ の許容範囲は水晶振動子等により容易に制御できる膜厚範囲であることが分かる。

【0026】この実施例で、1層目2は Y_2O_3 を使用した、これに限ることはなく、基板の屈折率を Ns とすると $\sqrt{Ns} > N1$ の関係を満たす屈折率 $N1$ の材料であればよく、例えば Y_2O_3 、 MgO 、 Al_2O_3 、 SiO_2 、 MgF_2 、 CeF_3 等でもよく、或はこれらの混合物であってもよい。また、2層目3は $\sqrt{Ns} < N2$ であればよく、例えば ZrO_2 、 TiO_2 、 AlN 、 Si_3N_4 、 ZnS 、 $ZnSe$ 、 CeO_2 、 Nd_2O_3 、 La_2O_3 、 Pr_2O_3 、 SrO 等でもよく、或はこれらの混合物であってもよい。

【0027】この様に、この実施例でも、半導体光素子に適したARコーティングを形成することができ、半導体光素子の光入出力面側に形成した誘電体薄膜層2は緻密な膜質で膜厚が厚い為、十分な耐久性を持っていることが確認されている。

【0028】以上述べた実施例では、緻密な誘電体薄膜層を形成する方法としてスパッタ法について述べたが、これに限ることなく、プラズマCVD等による方法でもよく、更に緻密な誘電体薄膜層が形成されるならば他方法でもよい。

【0029】

【実施例3】図6は、本発明による半導体光素子を、半導体光増幅器に用いて波長多重送受信システムに適用した例を示す。本実施例において、ARコーティングは両面に形成されている。この半導体光増幅器10は、ゲインリップルの測定によりARコーティングの反射率が0.1%以下であることが分かった。半導体光増幅器10を閾値電流より少し小さい定電流注入状態とし、外部からレンズ或は伝送光ファイバ15によって光波を入力させ、半導体光増幅器10に結合させることにより、増幅光波を得ることができる。こうして内部ゲイン20~30dBを達成している。

【0030】図6のシステム概念図において、11は送信部、12は受信部、13、14は夫々合波、分波器である。こうした構成により、波長830nm及び840

nmの信号を多重化し、光増幅器10で高ゲイン、低リップルで増幅し、100Mbps以上の伝送速度でクロストークのない信号の授受が可能となる。

【0031】以上より、安定した組成を示す緻密な膜質層とその上に形成される薄膜層を採用することにより、高い光出力においても増幅動作を安定に行なうことができるARコーティングを有する半導体光増幅器を構成できることが分かった。

【0032】

【実施例4】図7は、本発明による半導体光素子を外部共振器レーザに用いた第4実施例を示す。本実施例においては、ARコーティング27は片面のみとし、他面28は入/2コーティング或はノンコートである。

【0033】この片面AR半導体増幅器20の作製プロセスは上記実施例と全く同じである。外部共振器レーザは前後レンズ22、23、光増幅器20、反射ブレードグレーティング24から構成され、グレーティング24への光波の入射角を変えることによって発振波長を選択することができる。

【0034】本実施例の導波路に通常のGaAs活性層を用いることで、波長選択幅20nm以上を達成し、且つ5mW以上の高出力動作が安定して行なわれる。

【0035】ところで、以上は基板1に垂直な端面に、本発明によるARコーティングを適用する例について述べた。しかし、基板と平行な表面、例えば、SI受光素子の集積デバイスの一部や面発光型の発光素子、光導波路の入出力部などの光入出力部に本発明を実施しても同様の効果が得られることは言うまでもない。

【0036】

【発明の効果】以上説明した様に、本発明によれば、半導体光素子の光入ないし出力面に誘電体薄膜層を施した半導体光素子において、その誘電体薄膜層が、半導体光入出力面側に比較的厚い適当な膜厚まで堆積され安定した組成を示す緻密な膜質層であるものと、その上に形成される薄膜層（これも安定した組成を示す緻密な膜質層であつてもよい）とにより構成されているので、低反射条件などを満足しつつ、且つ耐久性の優れたARコーティングを有する半導体光素子などの実現が可能となっ

た。

【0037】今まで、耐久性については、パッシベーション機能の高い材料にのみ耐久性向上機能があると思われていたが、本発明の構成によれば、緻密で厚めに薄膜を形成することによって耐久性が向上するので、材料の選択範囲が拡大され、半導体光素子の性能を著しく向上させる等の効果がある。また、比較的厚い2層以上の薄膜層でARコーティングなどを構成するので、屈折率制御、膜厚制御等も向上し、素子作製の再現性も良くなった。

【図面の簡単な説明】

【図1】本発明の第1実施例である半導体基板に誘電体薄膜層を形成した半導体光増幅器の断面図である。

【図2】本発明の第1実施例の反射率と膜厚の関係を示すグラフである。

【図3】本発明の第1実施例の反射率と膜厚の関係を示すグラフである。

【図4】本発明の第1実施例の反射率と膜厚の関係を示すグラフである。

【図5】本発明の第2実施例の反射率と膜厚の関係を示すグラフである。

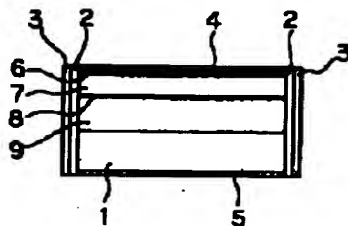
【図6】本発明の第3実施例を示す図である。

【図7】本発明の第4実施例を示す図である。

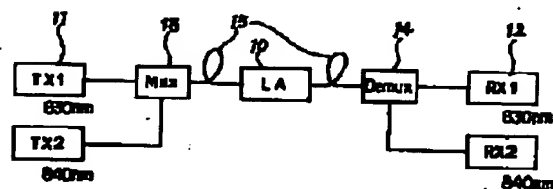
【符号の説明】

1	半導体基板
2, 3	誘電体薄膜層
4, 5	Au電極
6~9	エピ層
10, 20	半導体光増幅器
11	送信部
12	受信部
13, 14	合波、分波器
15	伝送光ファイバ
22, 23	結合レンズ
24	ブレードグレーティング
27	ARコーティング
28	半導体光増幅器の他面

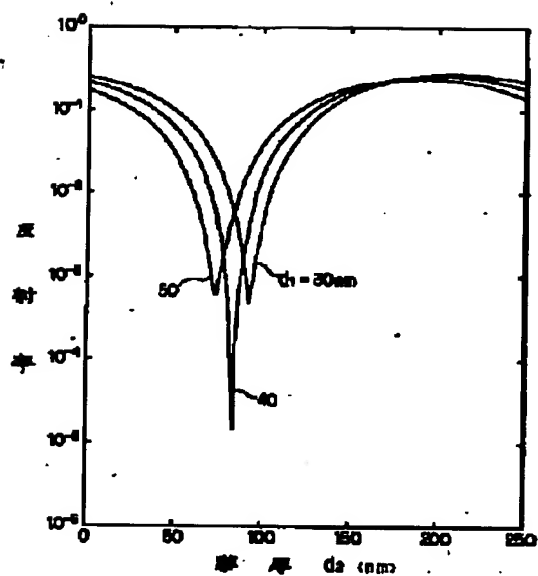
【図1】



【図6】



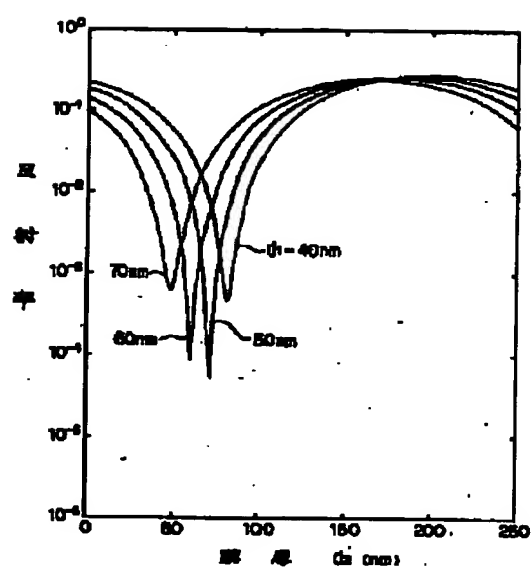
【図2】



$$N_1 = 2.10$$

$$N_2 = 1.75$$

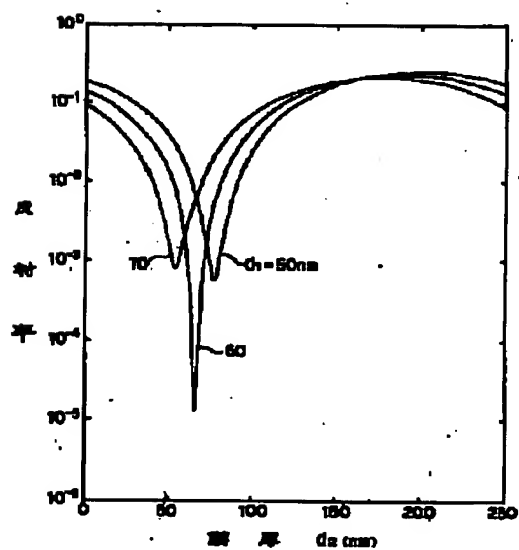
【図3】



$$N_1 = 1.95$$

$$N_2 = 1.75$$

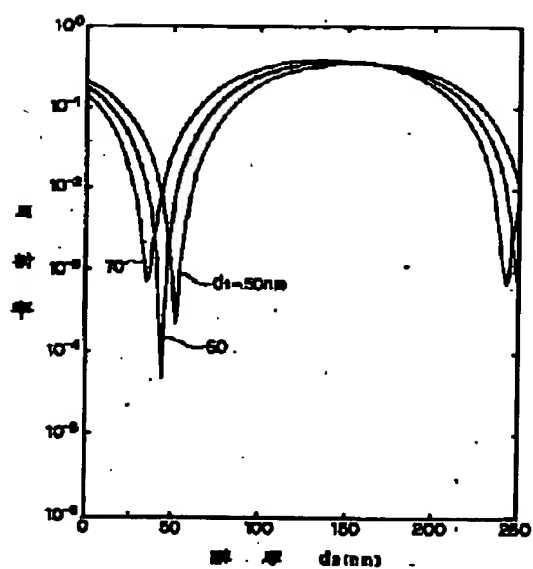
【図4】



$$N_1 = 2.00$$

$$N_2 = 1.68$$

【図5】



$$N_1 = 1.70$$

$$N_2 = 2.00$$

【図7】

